Arquitectura de Computadores

Tema 1

Introducción. Conceptos fundamentales

Departamento de Arquitectura de Computadores y Automática

Unversidad Complutense de Madrid (Spain)

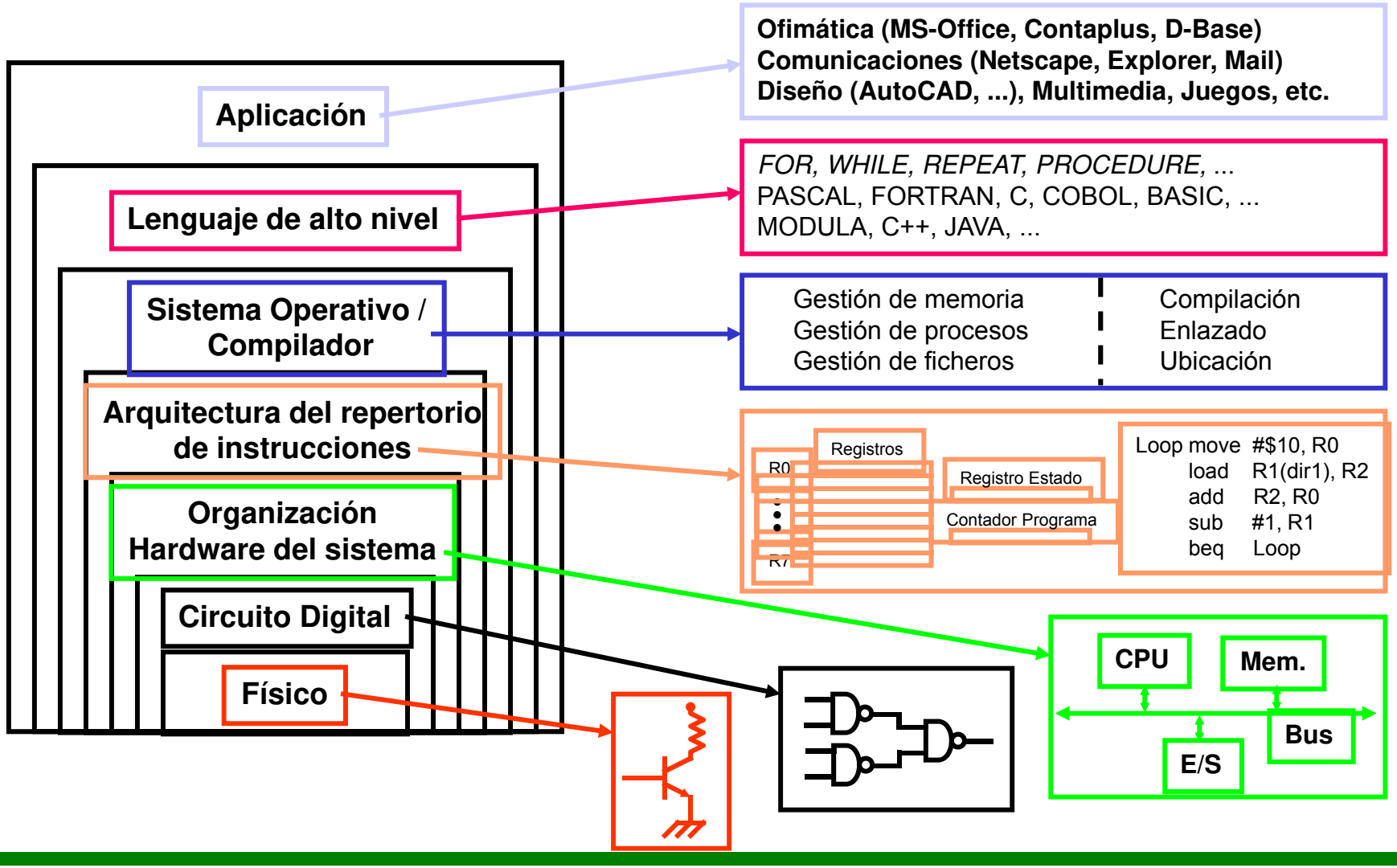
José Ignacio Hidalgo

hidalgo@dacya.ucm.es

Índice

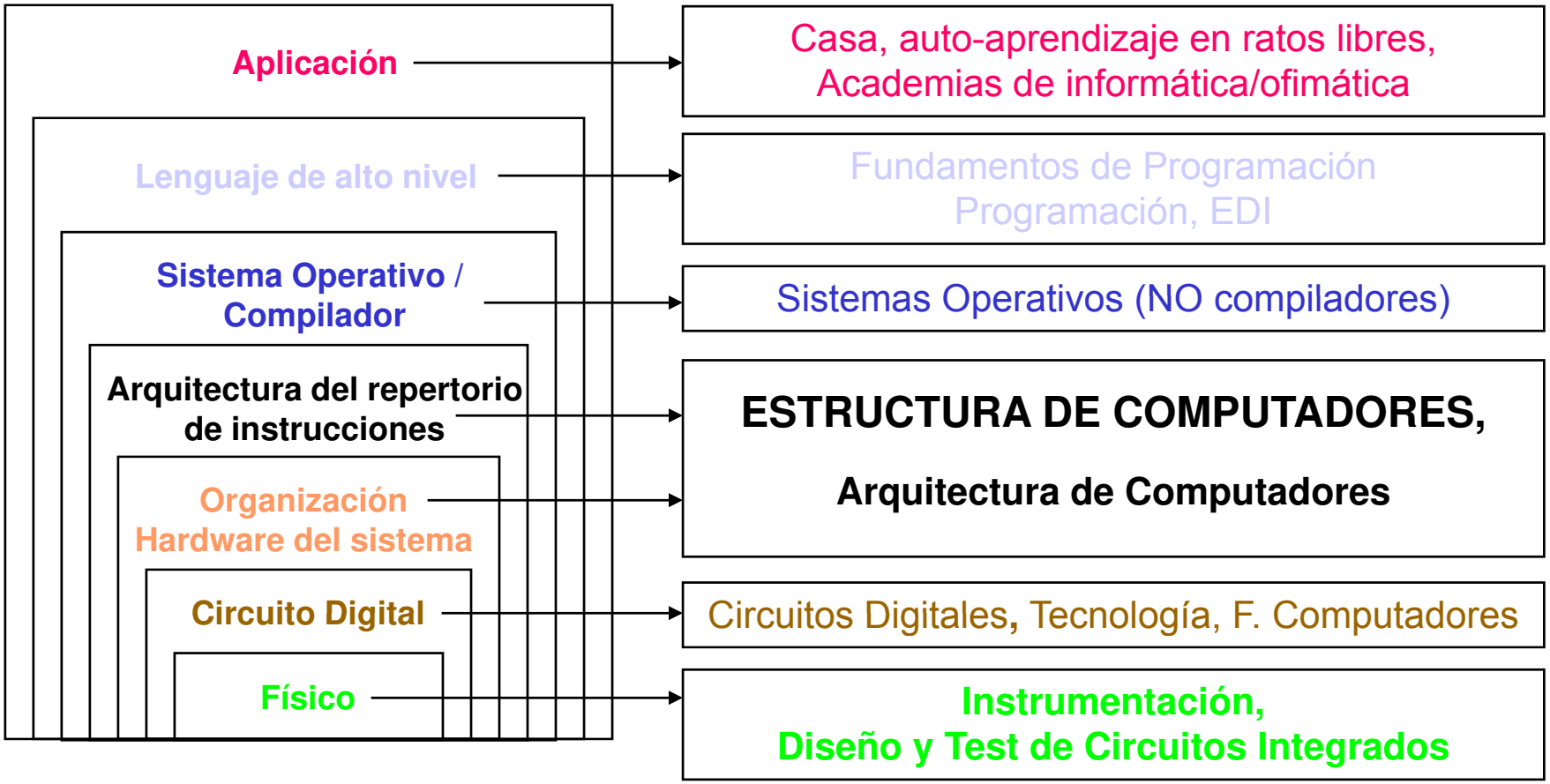
1. Introducción. La asignatura
2. Perspectiva Histórica
3. Rendimiento, Coste y Potencia
4. Ley de Moore, Tendencias
5. Benchmarks
6. Ley de Ahmdal
7. Consumo

1. Introducción. La asignatura.



Niveles de descripción de un computador

¿Dónde se estudia?



Arquitectura de computadores

- Los atributos de un computador tal y como los ve un programador en lenguaje ensamblador.
- La estructura conceptual y el modelo funcional (modelo de programación). Amdahl, Blaaw, Brooks 1964
- El concepto ha cambiado en el tiempo.
  - Hasta la mitad de los 80. El énfasis era el diseño de juego de instrucciones orientado a los LAN.
  - Desde entonces el énfasis es el diseño de CPU, Jerarquía de memoria, sistema de I/O. Aspectos clave coste-rendimiento-tecnología-potencia
- Tres aspectos
  - Arquitectura del juego de instrucciones
  - Organización (diferentes organizaciones P6, Netbrust, AMD)
  - Implementación (PentiumIII, Celeron, Pentium4, Pentium Xeon)

Evolución de los juegos de instrucciones

Acumulador (EDSAC 1950)

Acumulador + Registros índices

(Manchester Mark I, IBM 700 series 1953)

Separación del modelo de programación de la implementación

Orientadas a los LAN

(B5000 1963)

Concepto de Familia

(IBM 360 1964)

Arquitecturas con Reg de propósito general

Arquitecturas CISC

(Vax, Intel 432, x86 1977-80)

Arquitecturas Load/Store

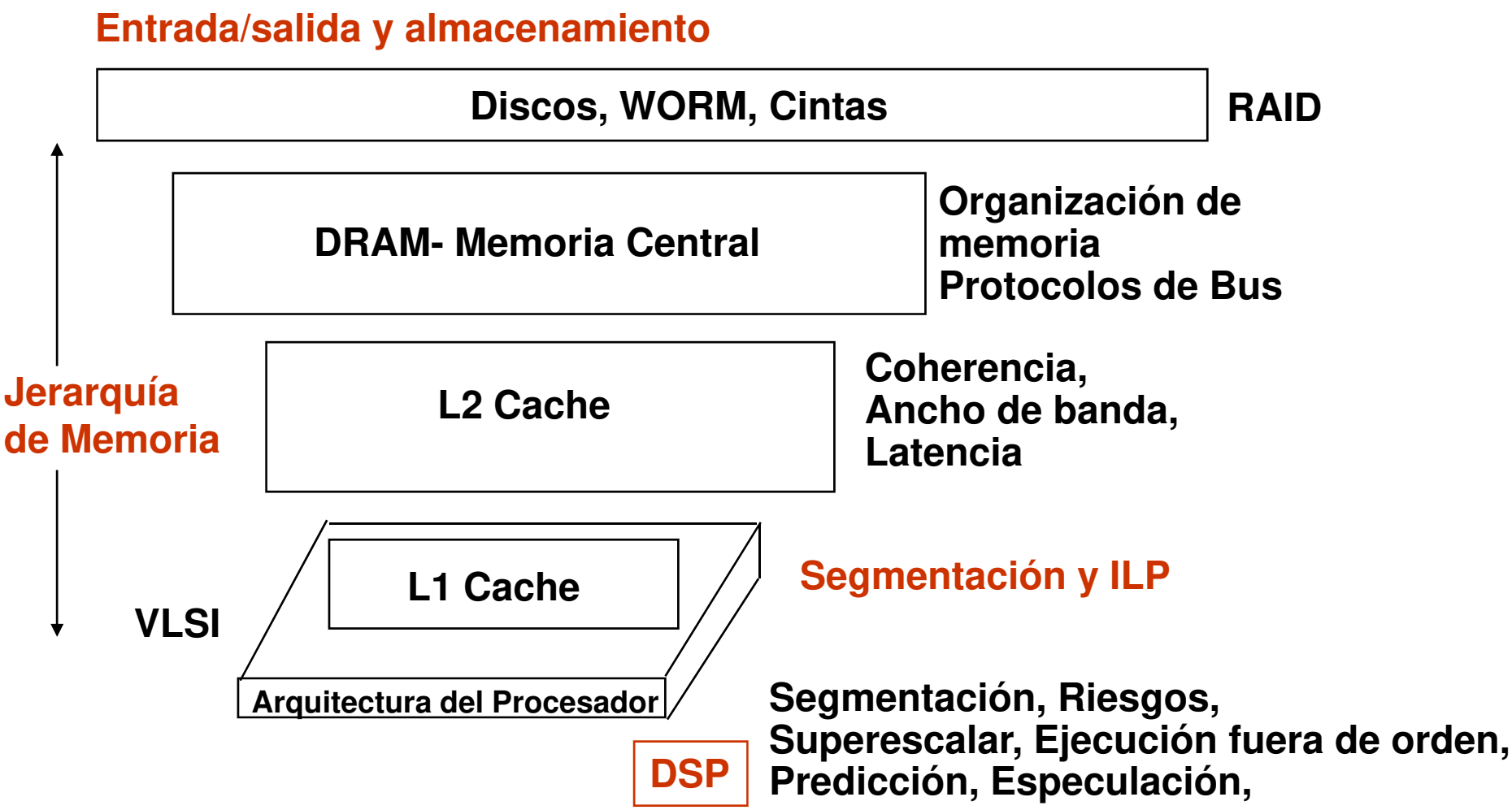
(CDC 6600, Cray 1 1963-76)

RISC

(Mips,Sparc,HP-PA,IBM RS6000, . . .1987)

Metodología de Diseño

La asignatura



La asignatura

- Que estudia la asignatura

Switch Procesador Memoria

Multiprocesadores
Redes de Interconexión

Memoria Compartida,
Paso de Mensajes,
Paralelismo de Datos

Red

Topología,
Routing,
Ancho de Banda,
Latencia,

Índice

1. Introducción. La asignatura
2. Perspectiva Histórica
3. Rendimiento, Coste y Potencia
4. Ley de Moore, Tendencias
5. Benchmarks
6. Ley de Ahmdal
7. Consumo

2. Perspectiva histórica

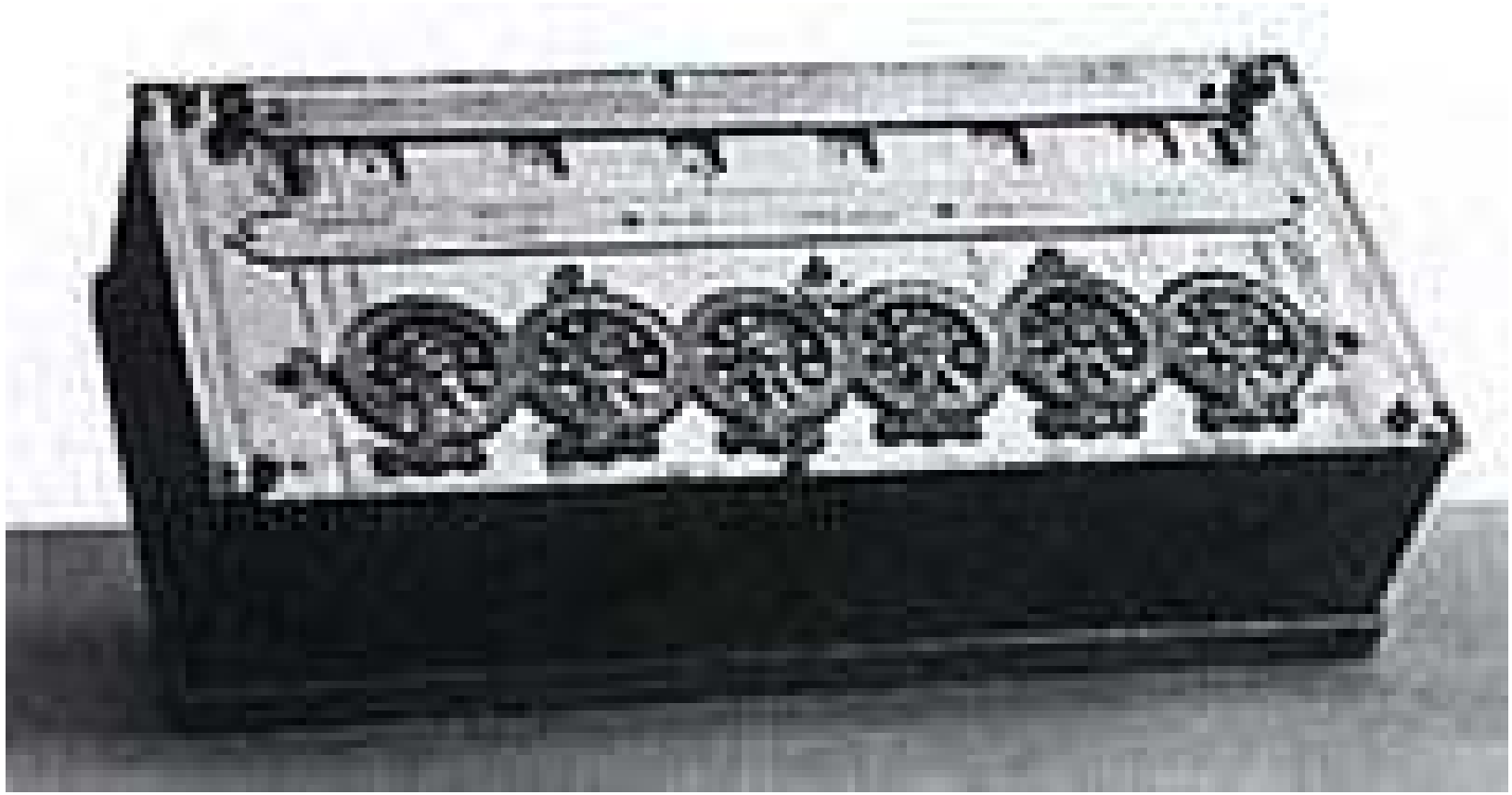
Generaciones de computadores

Generación	Fechas	Características Tecnológ.	Potencia de cálculo
Primera	1946-1957	Válvula de vacío	0,04 MIPS
Segunda	1958-1964	Transistores	0,2 MIPS
Tercera	1965-1971	Circuitos integrados	1 MIPS
Cuarta	1972-1988	Microprocesador	10 MIPS
Quinta	1988-	Sistema basados en micro	> 100 MIPS

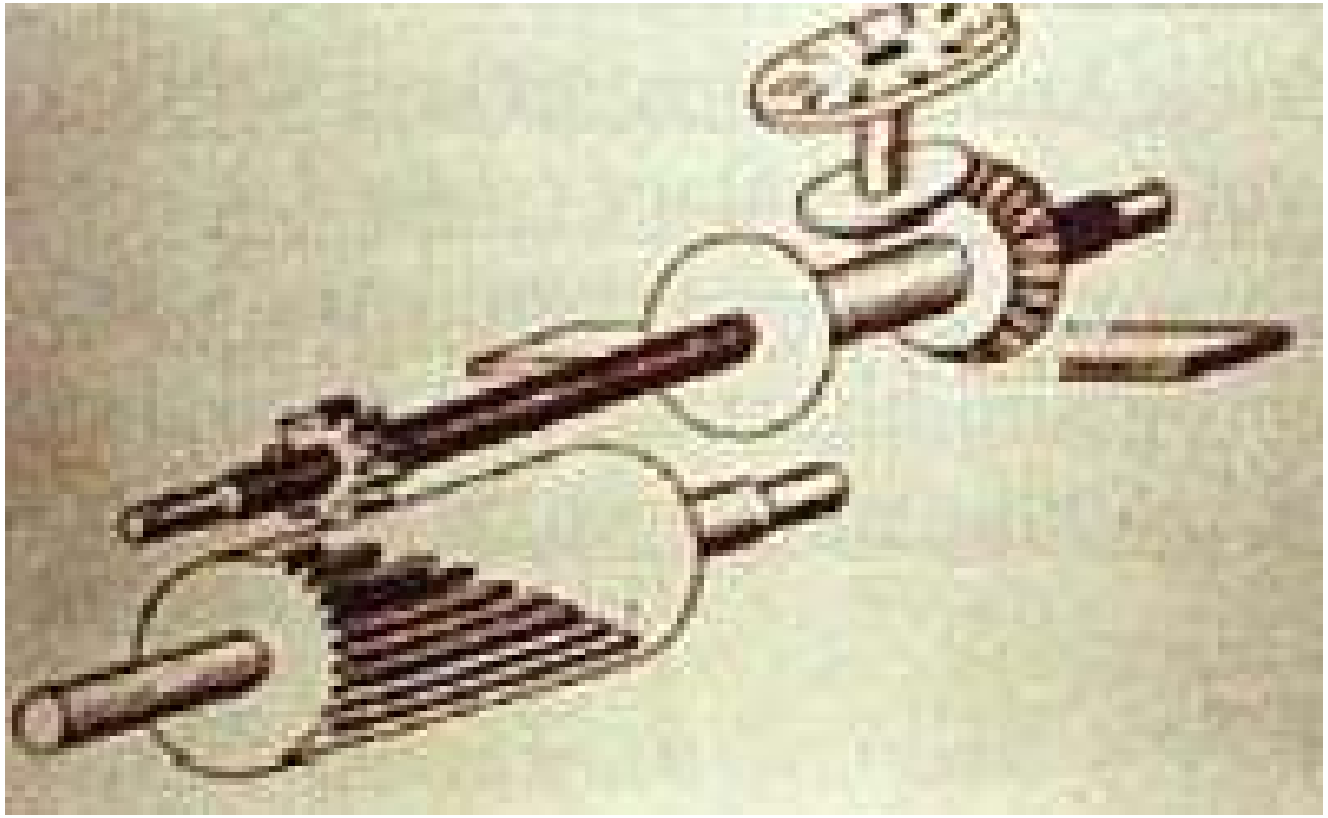
1ª Generación (1946-1957)

- ENIAC (1946)
  - Primer computador de propósito especial
  - Peso: 30 toneladas; Superficie: 1.400 m^2; Consumo: 140 KW
  - Potencia cálculo: 5000 sumas/seg
  - Difícil de programar. Mediante conmutadores y cables
- Primeros computadores comerciales (Años 50)
  - UNIVAC I y II (Eckert & Mauchly)
  - IBM Serie 700
  - Programación en lenguaje máquina

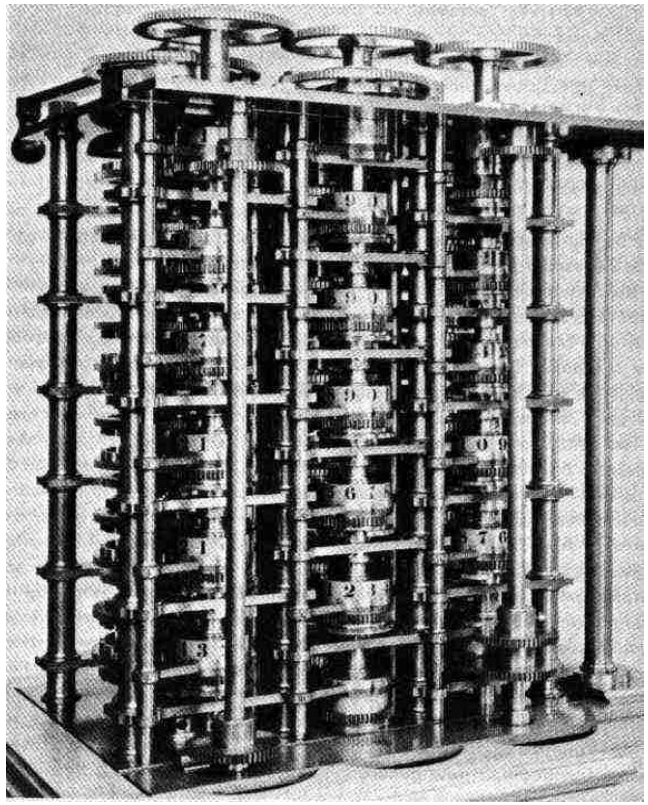
Máquina de Pascal

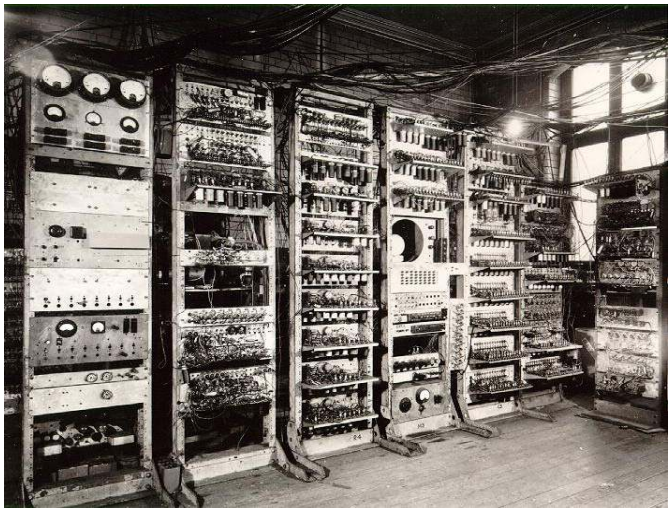


Máquina de Leibnitz

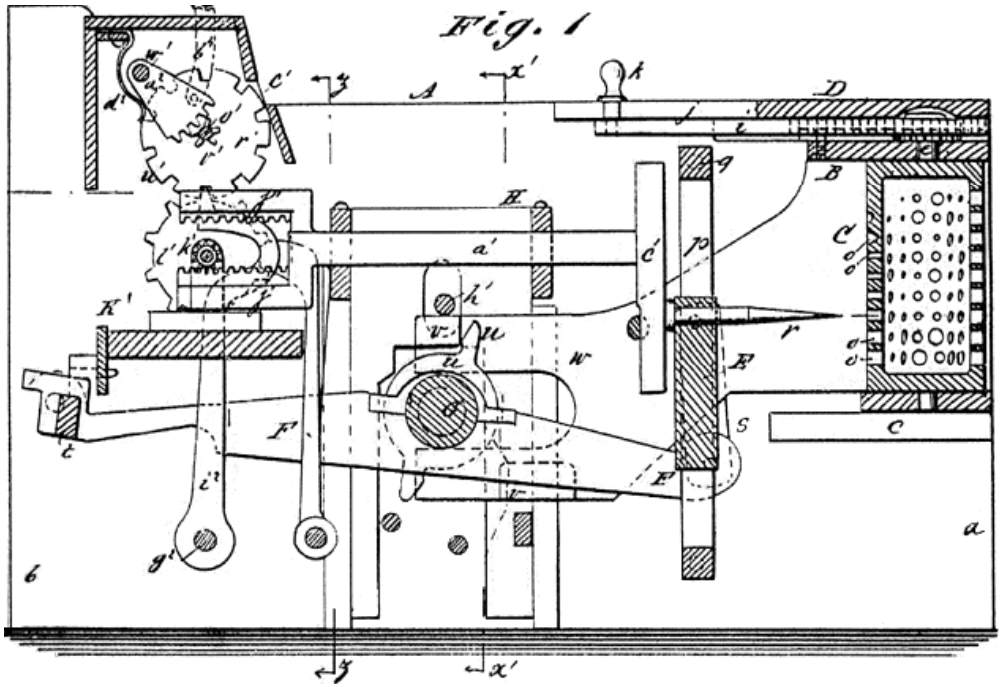


Charles Babbage

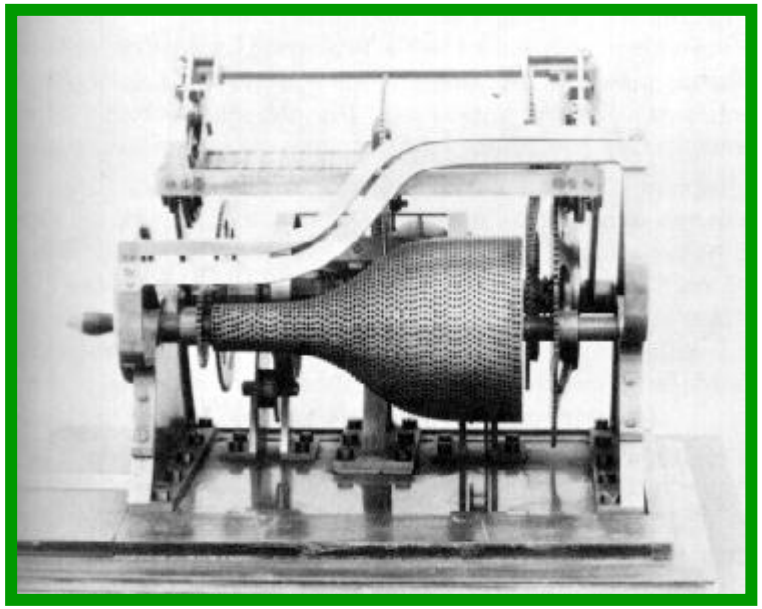


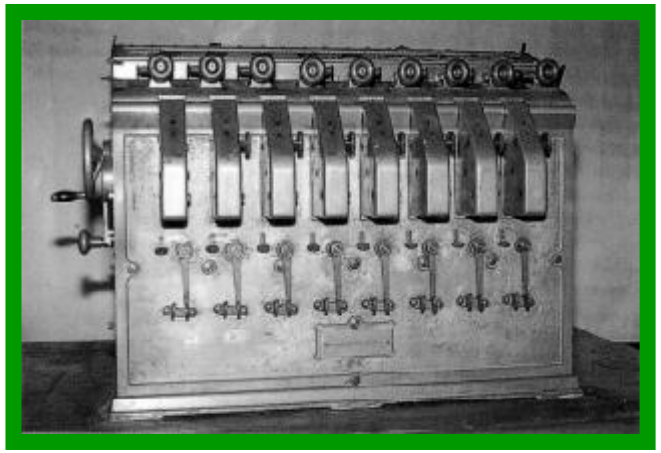


Ramón Verea



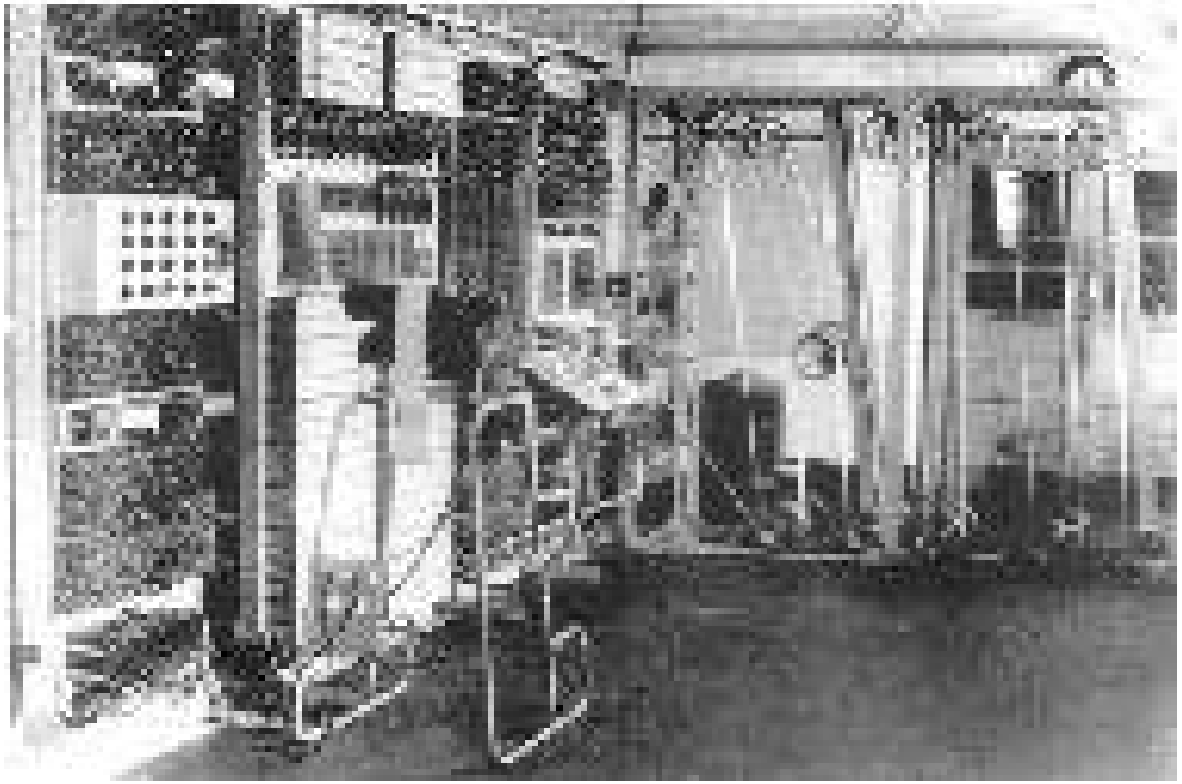
Leonardo Torres Quevedo





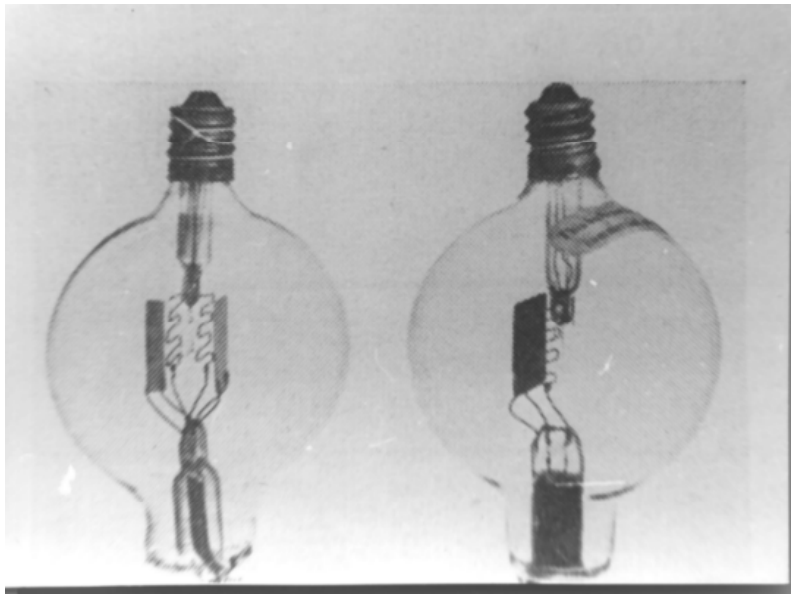
Colossus

Primera computadora totalmente electrónica



Primeras válvulas de vacío

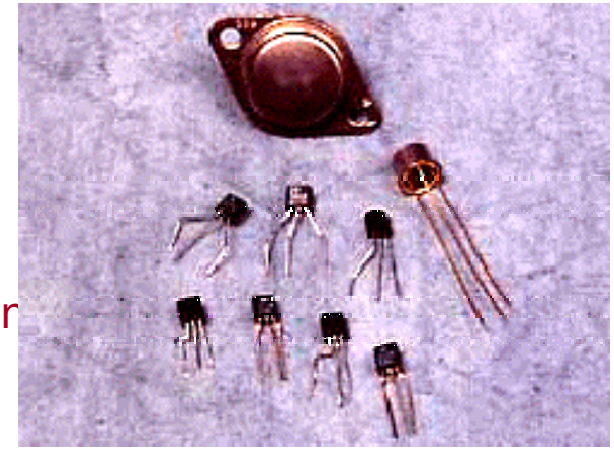
- IBM RAMAC



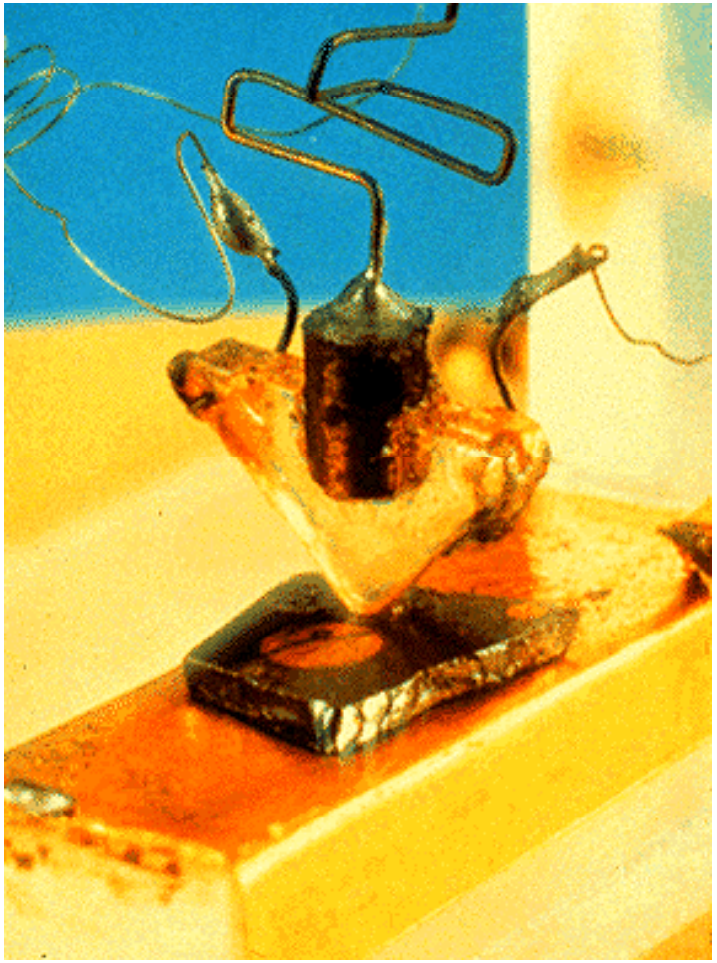
Perspectiva histórica

2ª Generación (1958 - 1964)

- El transistor
  - Inventado por los laboratorios Bell en 1947
  - Más pequeños, baratos y menor consumo que las válvulas de vacío
  - Computadores de menor coste y tamaño, más fiables mayores prestaciones
- Principales computadores comerciales
  - DEC PDP-1
  - IBM Serie 7000
  - UNIVAC 1100
- Otras innovaciones
  - Programación en lenguajes de alto nivel (Fortran
  - Canales de E/S
  - Memoria virtual
  - Interrupciones para la E/S



Transistor



- IBM 7030

Perspectiva histórica

3ª Generación (1965 - 1971)

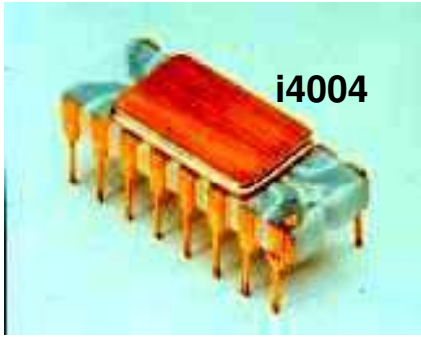
- El circuito integrado (CI)
  - Integración de múltiples componentes (transistores, resistencias, condensadores, ..) en un mismo CI de silicio
  - Reduce enormemente el tiempo de fabricación, el tamaño y el coste del computador
  - Aumenta aún más la fiabilidad y las prestaciones
- Principales computadores comerciales
  - DEC PDP-8
  - IBM Series 360 y 370
  - UNIVAC 1108
  - CDC series 6600, 7800 y Cyber
- Otras innovaciones
  - Microprogramación
  - Interrupciones con prioridades
  - Memoria cache
  - Controladores DMA
  - Nuevos lenguajes de programación (Basic, APL, Pascal)
  - Sistemas operativos robustos (MVS de IBM, VMS de DEC)

IBM 360

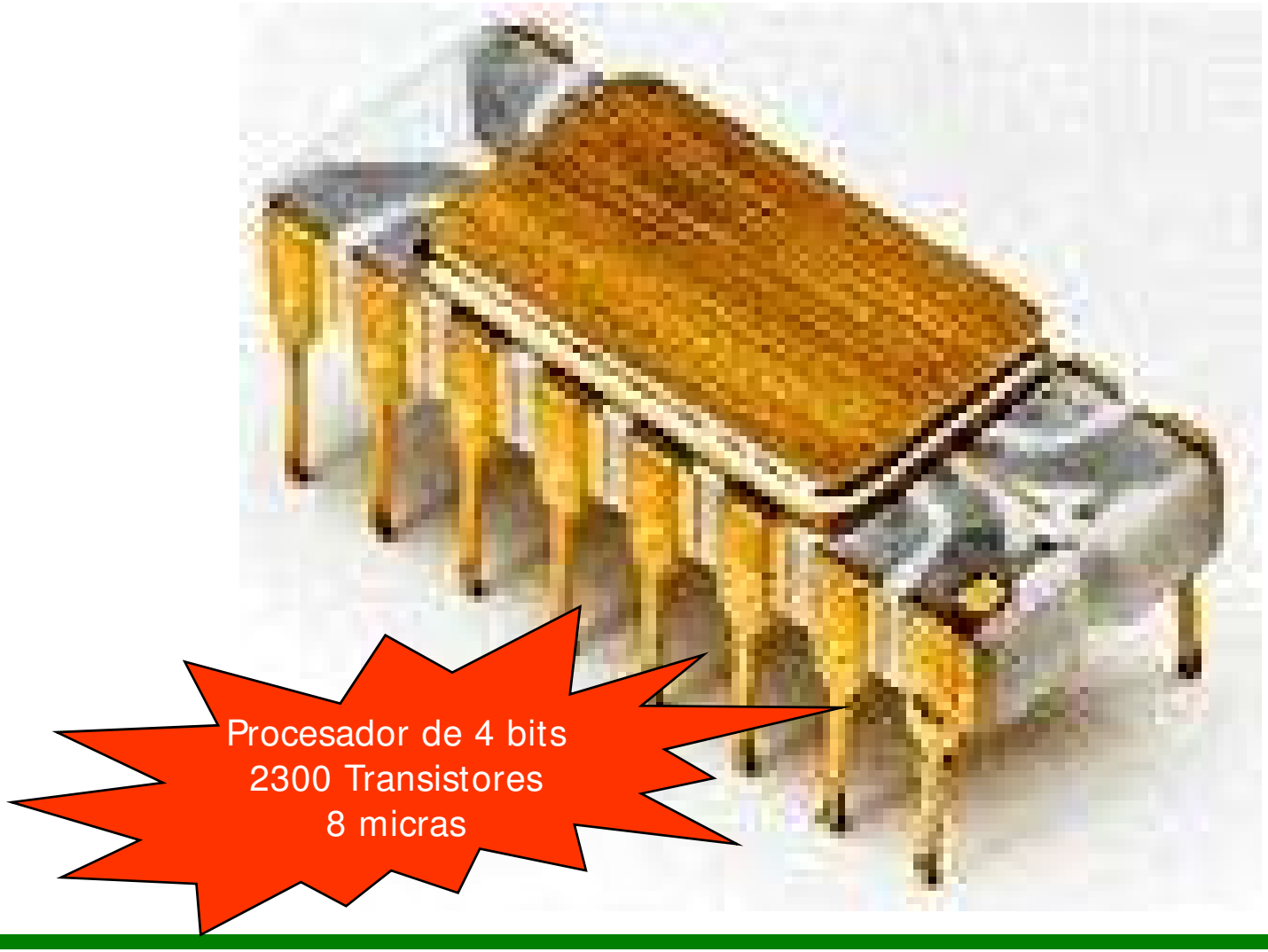
Perspectiva histórica

4ª Generación (1972 - 1988)

- El microprocesador
  - Aumento constante en escala de integración (LSI, VLSI): se duplica cada año
  - La escala LSI permite integrar todos los componentes de un procesador en un mismo chip
    - Nace el MICROPROCESADOR
  - Primer microprocesador: intel 4004 (procesador de 4 bits, 1971)
- Aparece el computador personal (IBM/PC)
  - Microsoft desarrolla el primer sistema operativo para PC: MS-DOS
- Principales procesadores de esta generación
  - De 8 bits: intel 8008, 8080; Motorola 6502, 6800
  - De 16 bits (año 78): intel 8086, 80286; Motorola 68000, 68010
  - De 32 bits (años 85): intel 80386; Motorola 68020, 68030
- Surge el procesador con conjunto reducido de instrucciones (RISC)
  - MIPS R2000 (32 bits, año 1986)
- Supercomputadores vectoriales y paralelos
  - Basados en tecnología ECL
  - Muy caros de fabricar y mantener
  - Cray, NEC, Hitachi, Fujitsu
- Aparecen las redes de computadores

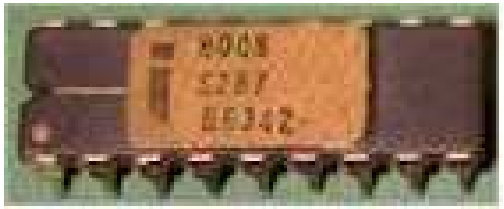


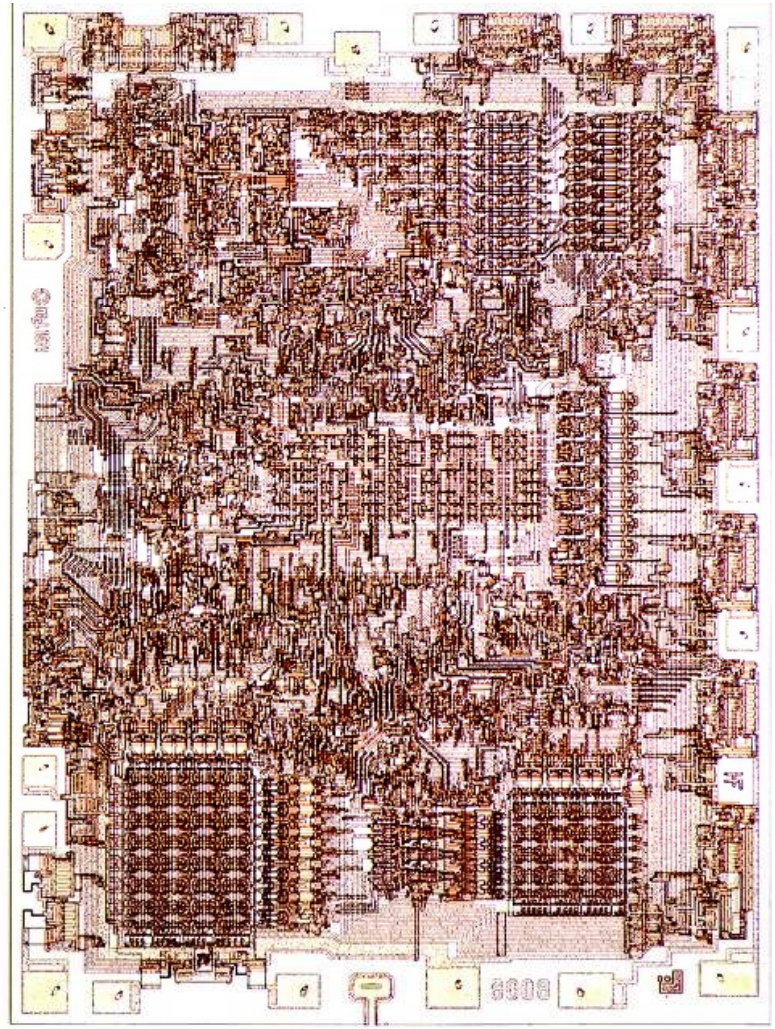
Intel 4004



Intel 8008

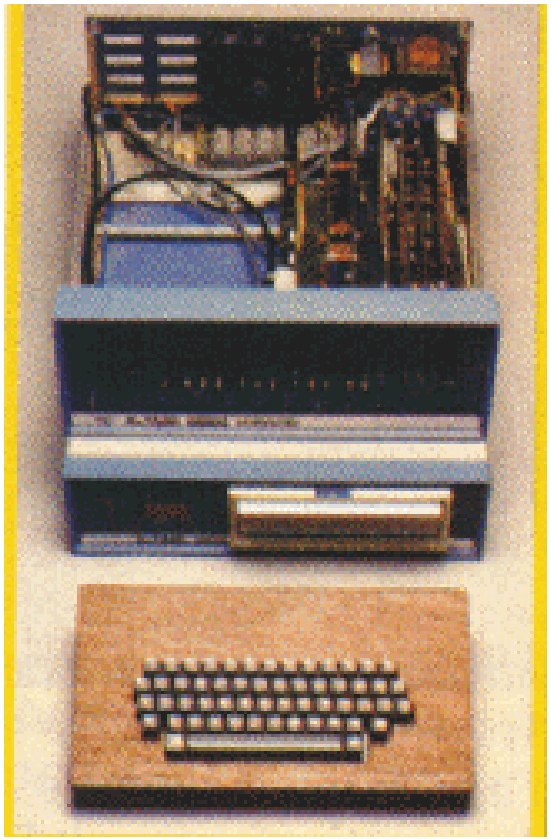
- Intel 8008
  - Procesador de 8 bits
  - 3500 Transistores
  - 16 K bytes de memoria
  - O,5 MHz





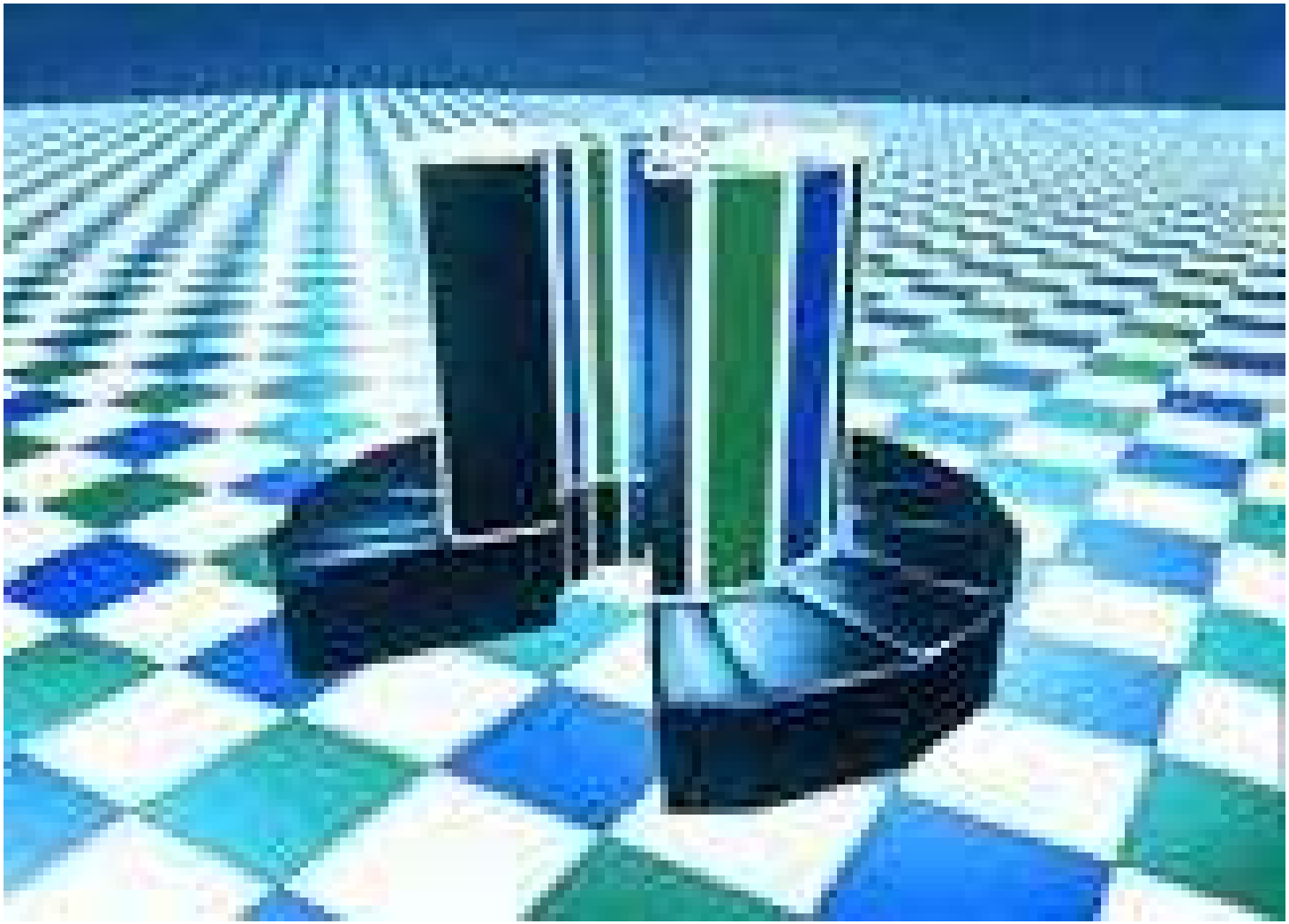
4ª Generación

- **MITS Altair 8800**



- **Apple II (MC6502)**

CRAY 1



Perspectiva histórica

5ª Generación (1988 - ...)

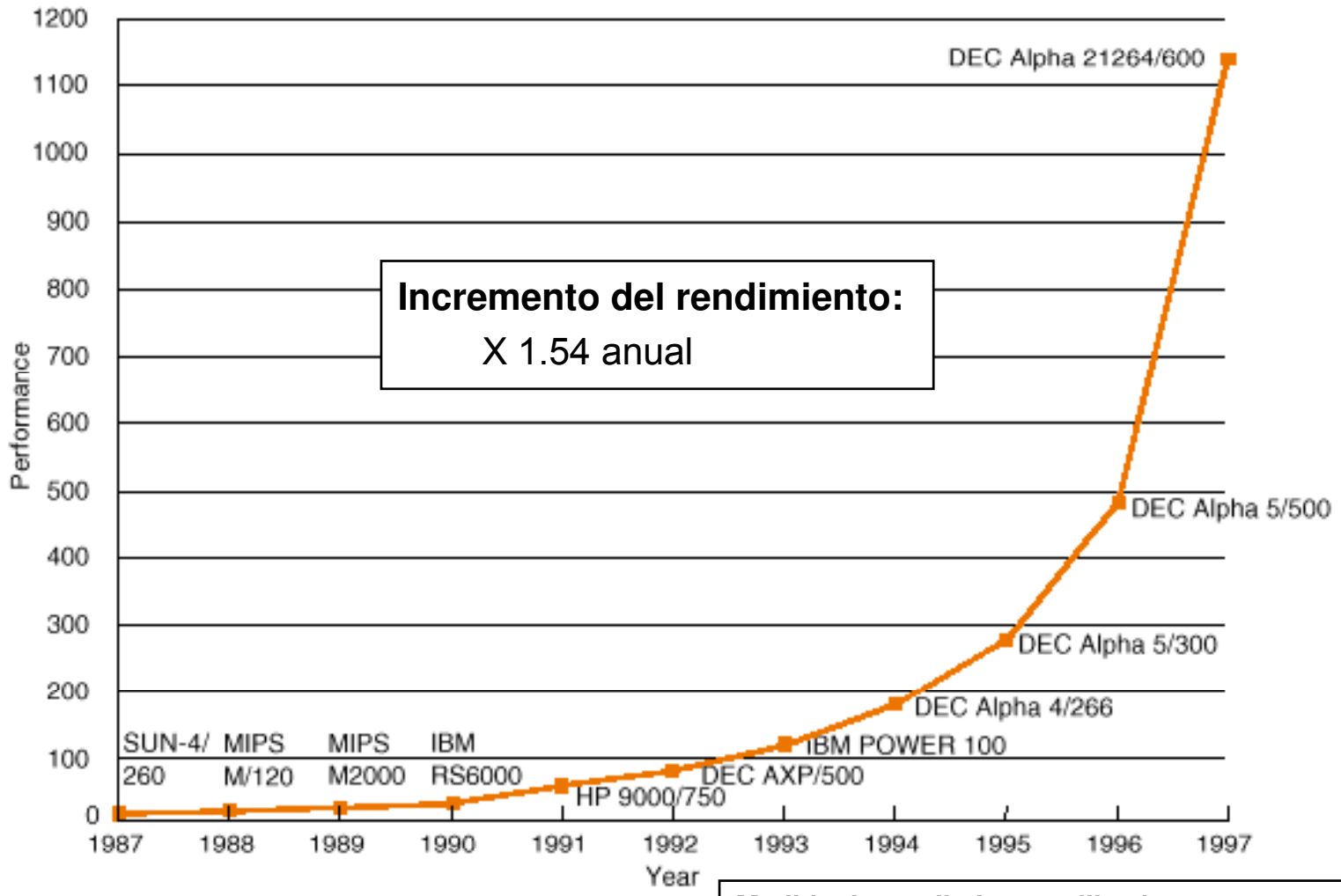
- Sistemas basados en microprocesador
  - Continúa crecimiento en la escala de integración:
    - Más de 15 millones de transistores por chip
  - Se abaratan los precios de los microprocesadores y aumentan sus prestaciones
  - Aparece el procesador superescalar, capaz de lanzar varias instrucciones por ciclo de reloj
  - La increíble relación coste-prestaciones del microprocesador hace de éste el elemento básico de:
    - Computadores personales
      - PC (i486, Pentium, Pentium II, Pentium III, Pentium 4, Pentium M)
      - Machintosh (Motorola 68030, 40, PowerPC4)
    - Estaciones de trabajo (Work-Stations)
      - Sun (SuperSparc, UltraSparc I, UltraSparc II, UltraSparc III)
      - DEC (Alpha 21064, 21164, 21264, 21364)
      - Silicon Graphics (MIPS R4000, R5000, R8000, R10000, R12000)
      - IBM (RS/6000)
    - Supercomputadores paralelos basados en microprocesadores
      - Multicomputadores de de memoria distribuida (Cray T3E, IBM SP2)
      - Multiprocesadores de memoria compartida (SG Origin 2000, Sun SparcServer, HP PA8000)

Índice

1. Introducción. La asignatura
2. Perspectiva Histórica
3. Rendimiento, Coste y Potencia
4. Ley de Moore, Tendencias
5. Benchmarks
6. Ley de Ahmdal
7. Consumo

Perspectiva histórica

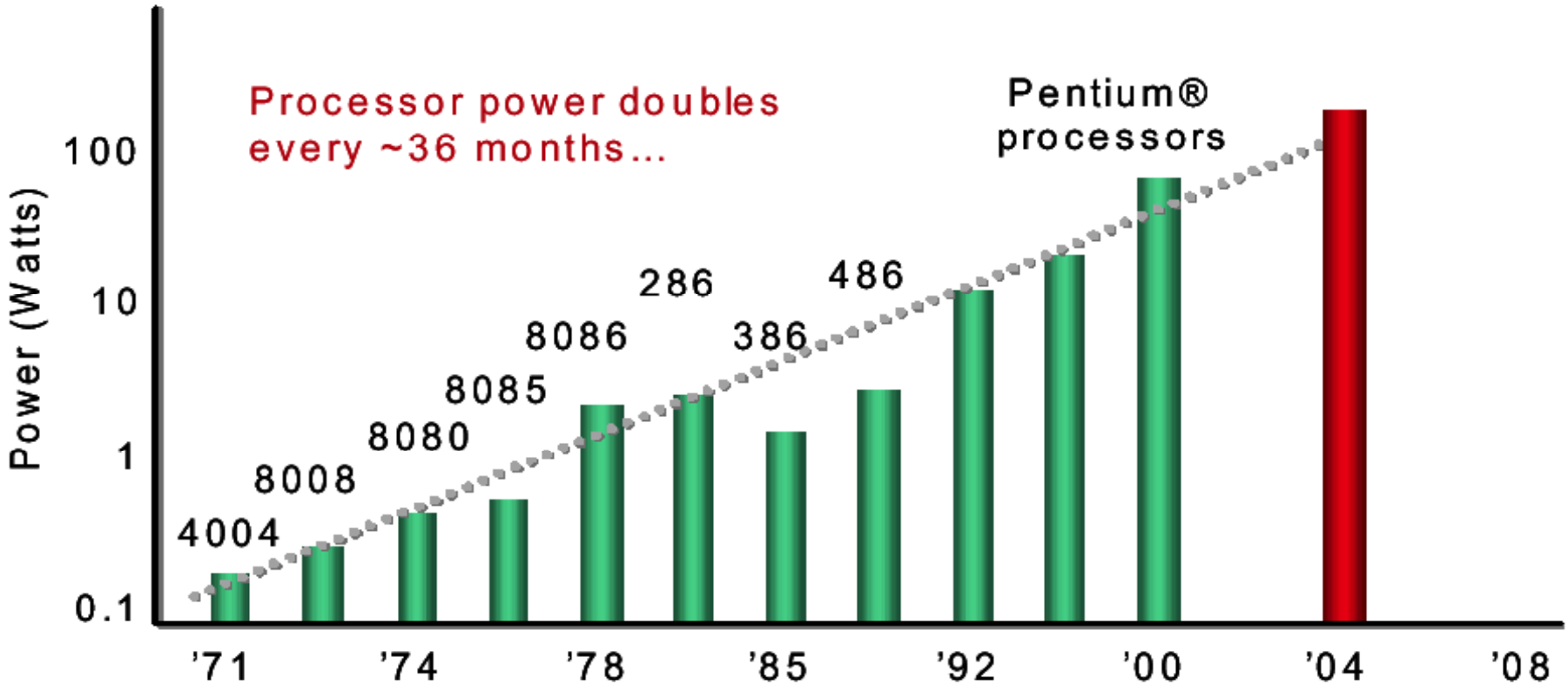
Evolución del rendimiento de los computadores



Incremento del rendimiento:
X 1.54 anual

Medida de rendimiento utilizada:
número de veces más rápido qué el VAX-11/780

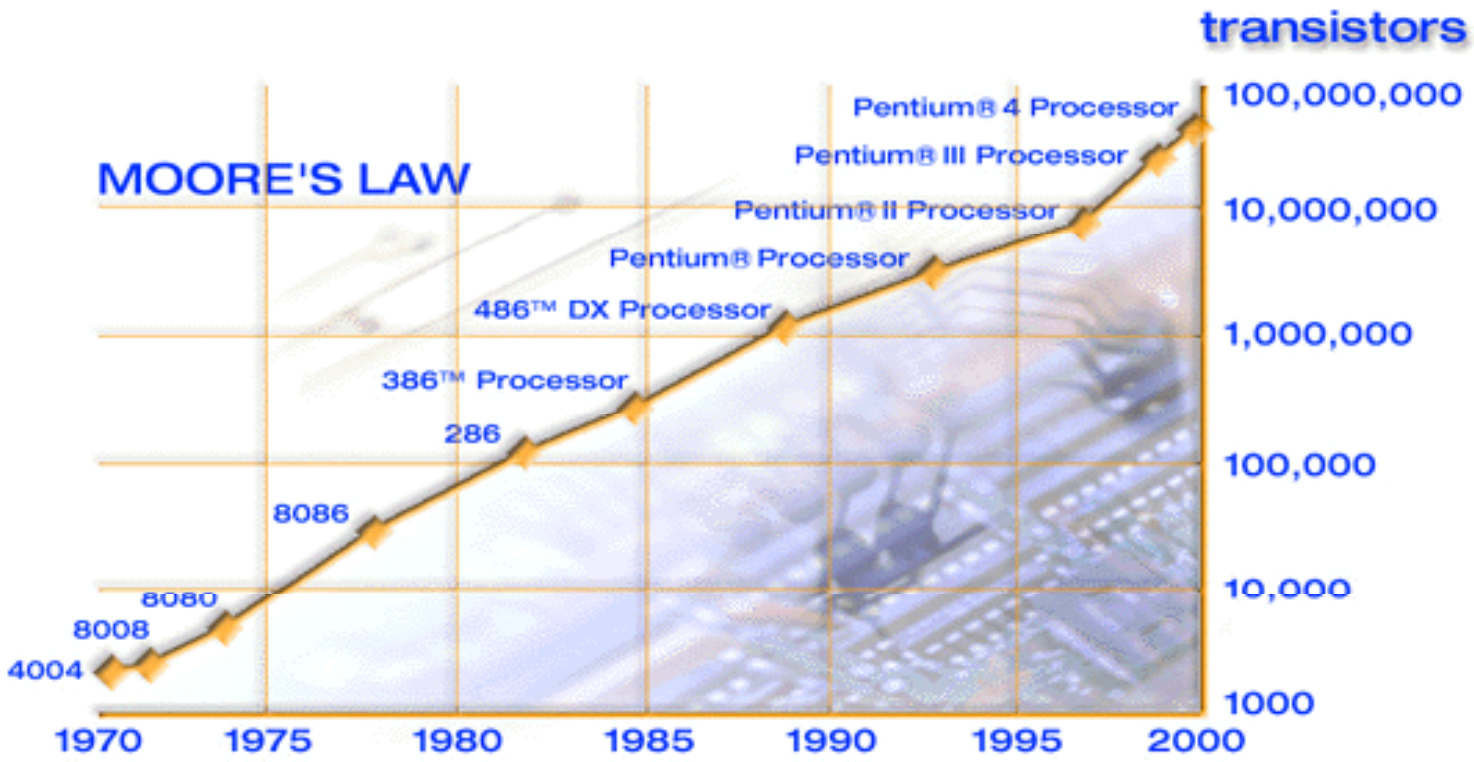
Consumo de Potencia



Índice

1. Introducción. La asignatura
2. Perspectiva Histórica
3. Rendimiento, Coste y Potencia
4. Ley de Moore, Tendencias
5. Benchmarks
6. Ley de Ahmdal
7. Consumo

Ley de Moore Según Intel



Predicciones

	1997	1999	2001	2003	2006	2009	2012
Tamaño característico (micras)	0.25	0.18	0.15	0.13	0.1	0.07	0.05
Voltaje de alimentación (V)	1.8-2.5	1.5-1.8	1.2-1.5	1.2-1.5	0.9-1.2	0.6-0.9	0.5-0.6
Transistores por chip (M)	11	21	40	76	200	520	1,400
Bits DRAM por chip (M)	167	1,070	1,700	4,290	17,200	68,700	275,000
Tamaño del dado (mm2)	300	340	385	430	520	620	750
Dimensión máxima del chip (mm)	17.3	18.4	19.6	20.7	22.8	24.9	27.4
Frecuencia de reloj local (MHz)	750	1,250	1,500	2,100	3,500	6,000	10,000
Frecuencia de reloj global (MHz)	750	1,200	1,400	1,600	2,000	2,500	3,000
Máxima pot por chip (W)	70	90	110	130	160	170	175

Rendimiento

Evolución del rendimiento de los computadores (cont.)

- Incremento del rendimiento: X 1.54 anual
- Incremento en la frecuencia del reloj: X 1.25 anual
- La diferencia entre el incremento en la frecuencia del reloj y el incremento real del rendimiento se debe a la introducción de mejoras en el diseño y la organización del propio computador
  - Mejoras en el procesador
    - Procesadores superescalares (lanzan varias instrucciones por ciclo)
    - Ejecución fuera de orden y técnicas de ejecución especulativa (eliminan muchas de las dependencias impuestas por el programa)
  - Mejoras en la memoria
    - Uso de jerarquía de memoria (memoria cache, memoria principal, memoria virtual)
  - Mejoras en los elementos de interconexión
    - Uso de jerarquía de buses (buses del sistema, buses de expansión, buses externos)
  - Mejoras en la gestión de la entrada/salida
    - Acceso directo a memoria (DMA), procesadores de E/S
  - Mejoras en los dispositivos de entrada/salida
    - Dispositivos de almacenamiento de alta velocidad (discos, CD-ROM, etc.)
    - Redes de alta velocidad

PREDICCIONES DE LA SIA

Table 2. SIA roadmap for high-performance microprocessors.*

Year of introduction	No. of transistors (millions)	Clock frequency (GHz) On chip	Clock frequency (GHz) Off chip	Maximum no. of wiring levels
2004	553	4.2	2.5	10 to 14
2007	1,106	9.3	4.9	11 to 15
2013	4,424	23.0	18.6	12 to 16
2018	14,045	53.2	56.8	14 to 18

*Projections show chip size remaining a constant 310 mm^2.

Table 3. SIA roadmap for cost-performance microprocessors.

Year of introduction	Transistors density (millions/cm^2)	Transistor count Introduction*	Transistor count Production*
2004	138	4.2	2.5
2007	276	9.3	4.9
2013	1,104	23.0	18.6
2018	3,506	53.2	56.8

* Chip size at introduction is 280 mm^2; at production, 140 mm^2.

PREDICCIONES DE LA SIA

- Los estudios se basan en:
  - transistores (área),
  - velocidad (reduciendo tiempo de respuesta a los cambios)
  - potencia.
- Las predicciones han ayudado al diseño de nuevos chips.
  - Problema: limitaciones de la tecnología actual.

Table 4. SIA power roadmap for three types of microprocessors.

Year of introduction	Power (W) High-performance	Cost-performance	Portable
2004	158	84	2.2
2007	189	104	2.5
2013	251	138	3.0
2018	300	168	3.0

Procesadores de Propósito General

- Claves en el diseño:
  - Rendimiento y velocidad
    - Speed-up
    - Eficiencia
  - Potencia y temperatura
    - Potencia Estática
    - Hot Spots
  - Memoria Cache
    - Tamaño y niveles
  - Número de threads
  - Número de Cores
    - Actuales < 8
    - Futuro 100´s

Table 5. Some state-of-the-art general-purpose computational processors.

Processor type and model	No. of cores	No. of threads	Cache	Cache size (Mbytes)
Server				
Intel Montecito	2	2 × 2	L3	24
Sun Niagara	8	8 × 4	L2	3
IBM Power5	8	8 × 2	L3	36
Workstation				
Intel Pentium 4 Prescott	1	1 × 2	L2	1
AMD Athlon 64	1	1 × 1	L2	1
Laptop				
Intel Dothan	1	1 × 1	L2	2

EMBEDDED PROCESSORS Y PROCESADORES Soc

- Claves en el diseño
  - Procesadores especializados
  - Dominan el mercado
  - Adaptación de sistemas y aplicaciones

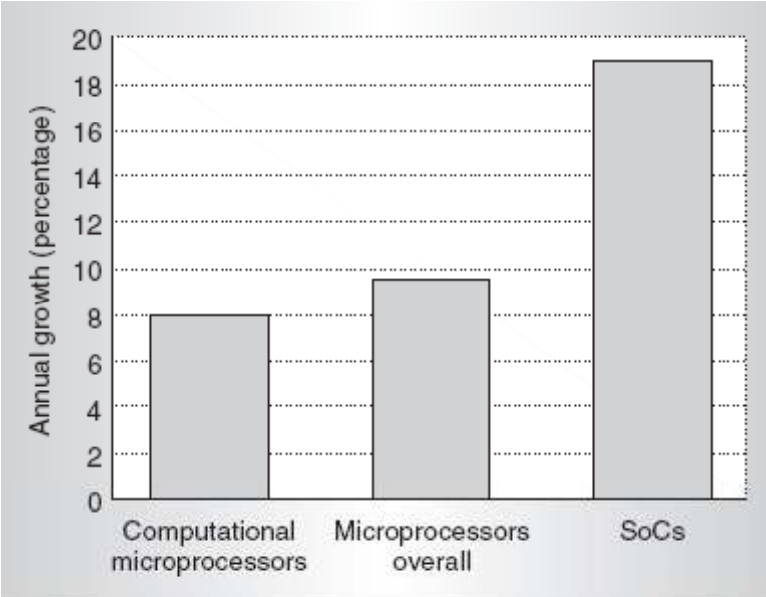


Figure 1. Annual growth in the MPU marketplace.[13,14]

Rendimiento, Área y Potencia

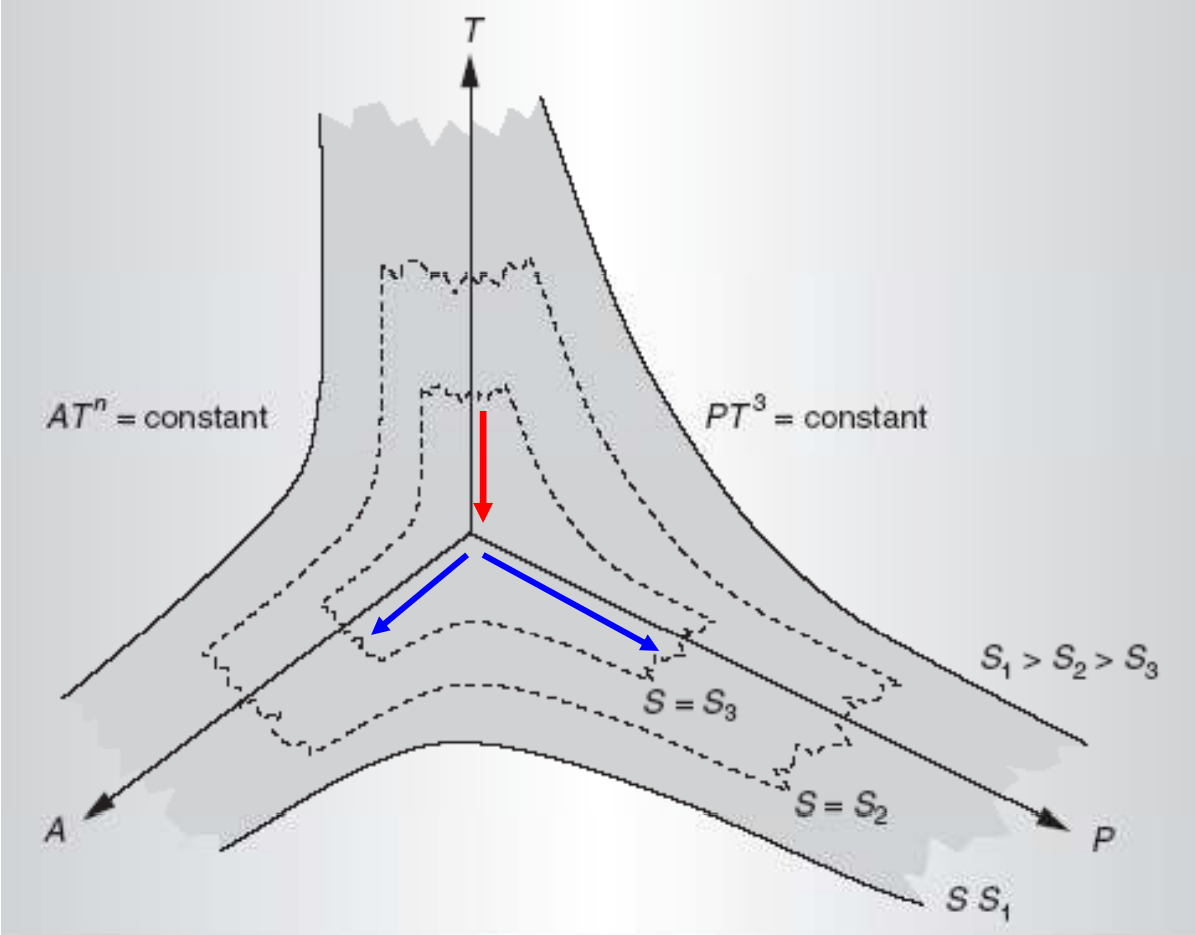


Figure 2. Trade-offs among area (*A*), time (*T*), power (*P*), and technology (*S*).

Consideraciones sobre el rendimiento

- Limitaciones al rendimiento:
  - Memory wall:
    - más velocidad de CPU, más fallos de caché en un determinado tiempo. La MP no puede trabajar a tales velocidades.
  - Frequency wall:
    - el número de puertas lógicas en una etapa no se puede reducir más allá de un límite
  - Power wall:
    - más frecuencia implica más densidad de potencia y, por tanto, más calor.

CONSIDERACIONES SOBRE EL COSTE (ÁREA)

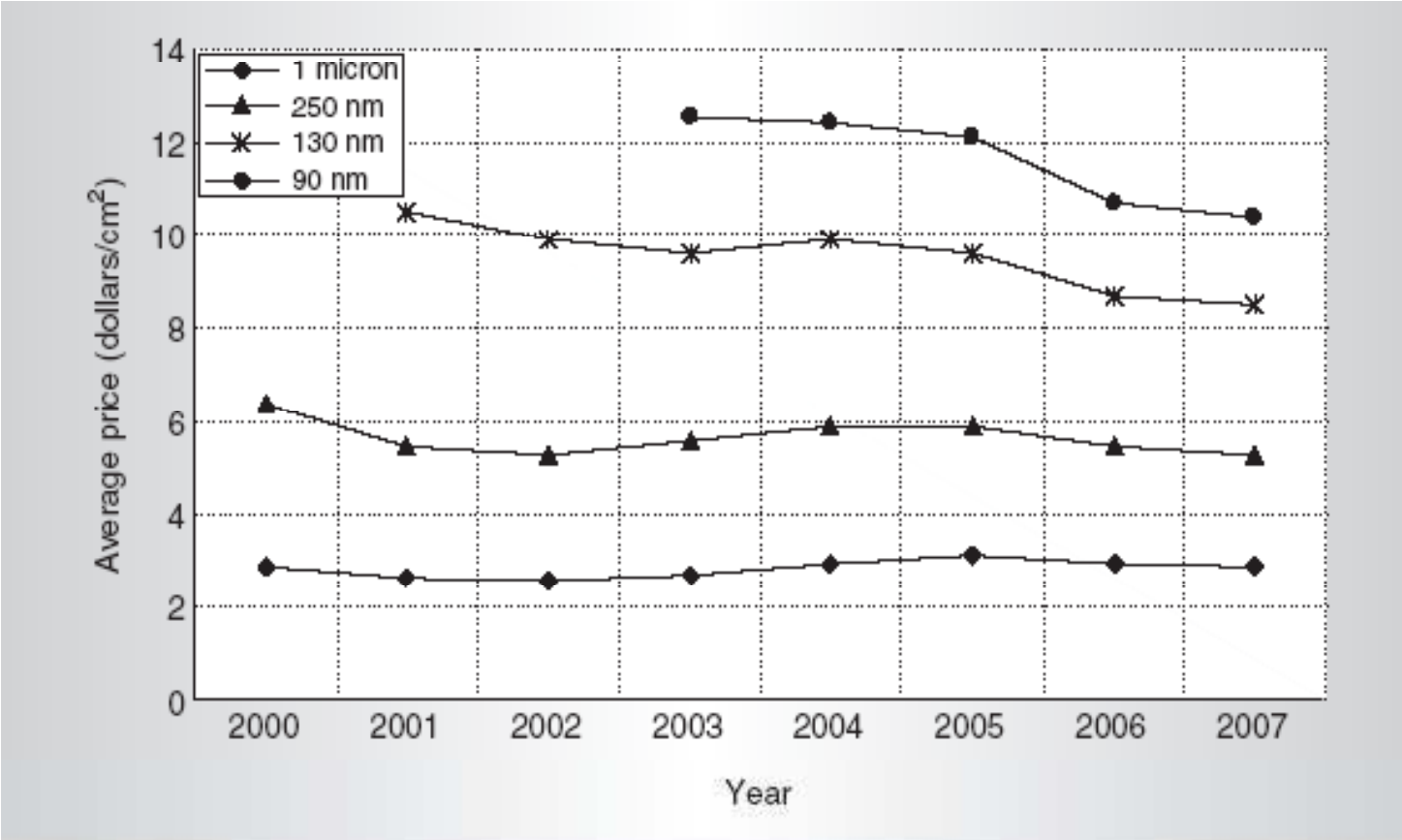


Figure 7. Average foundry price trend, 2000 to 2007.[28]

DIFERENCIA ENTRE DENSIDAD Y PRODUCTIVIDAD

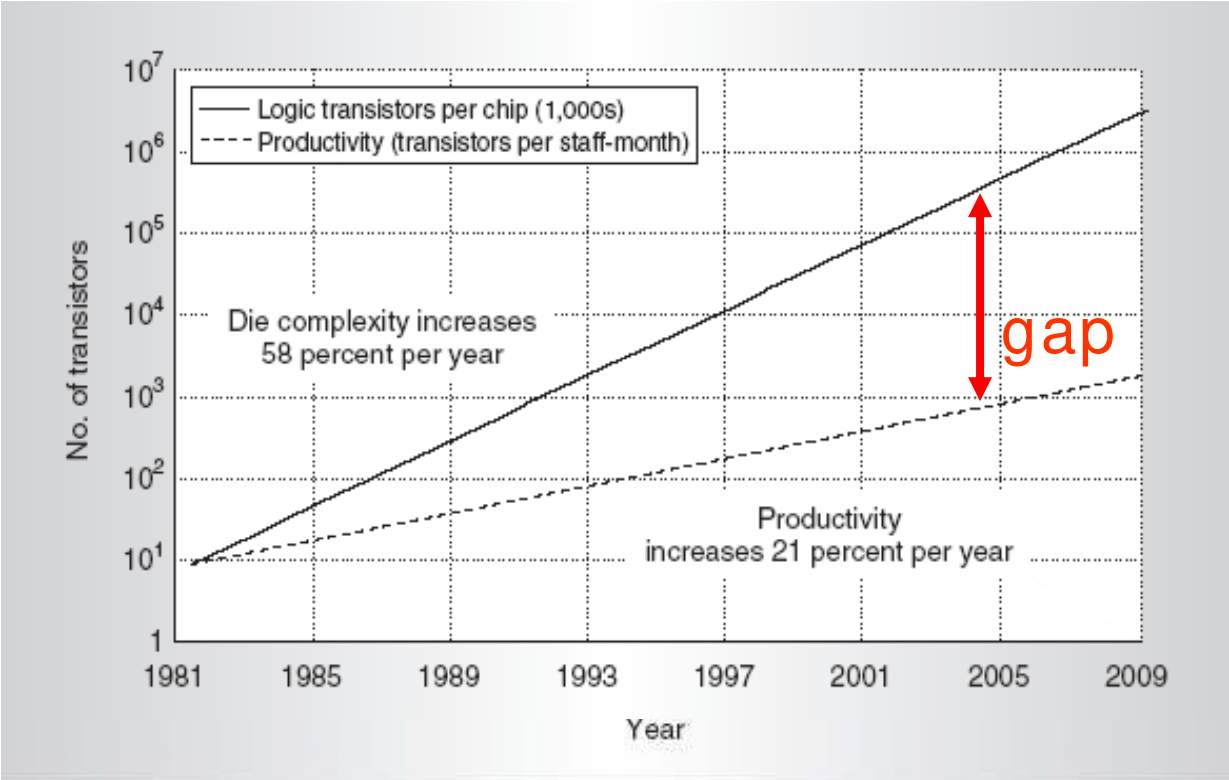


Figure 9. Productivity gap (http://www.sematech.org).

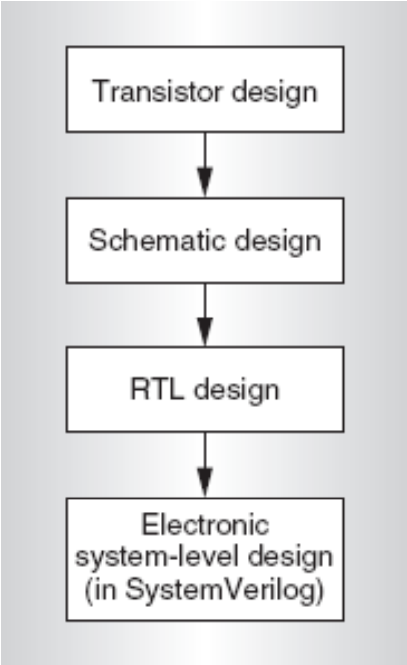


Figure 10. Productivity increases with higher abstraction levels.

FUTURAS DIRECCIONES DE LA TECNOLOGÍA

- Objetivo:
  - Diseños con alto rendimiento y
  - Bajo consumo de potencia
- Arquitecturas de alto rendimiento:
  - Núcleos múltiples
  - Más hilos (threads) de ejecución por núcleo
  - Cachés multinivel más grandes
- ELPA
  - Arquitecturas con consumo mínimo de potencia
  - Con el objetivo de mejorar la vida media de las baterías

Índice

1. Introducción. La asignatura
2. Perspectiva Histórica
3. Rendimiento, Coste y Potencia
4. Ley de Moore, Tendencias
5. Benchmarks
6. Ley de Ahmdal
7. Consumo

Rendimiento

- Rendimiento del procesador
- T CPU= N * CPI * t
  - N : Nº de Instrucciones
    - Compiladores y LM
  - CPI : Ciclos medios por instrucción
    - LM, implementación, paralelismo
    - (TCPU * Clock Rate) / Numero de Instrucciones
    - Ciclos / Numero de Instrucciones
    - Σ CPI i * F i
      - Fj es la frecuencia de aparición de la instrucción J
  - t : tiempo de de ciclo
    - implementación, tecnología
- Ejemplo:
  - ALU 1 ciclo(50%), Load 2c(20%), Store 2c(10%), saltos 2c(20%)
  - CPI = ALU 0.5, Ld 0.4, St 0.2, salto 0.4
  - TOTAL CPI = 1.5

- **Invertir recursos donde se gasta el tiempo**

Benchmarks

- La única forma fiable es ejecutando distintos programas reales
  - Programas “de juguete”:
    - 10~ 100 líneas de código con resultado conocido.
      - Criba de Erastótenes, Puzzle, Quicksort
  - Programas de prueba (benchmarks) sintéticos:
    - simulan la frecuencia de operaciones y operandos de un abanico de programas reales.
      - Whetstone, Dhrystone
  - Programas reales típicos con cargas de trabajo fijas
    - Actualmente la medida más aceptada
      - SPEC2000 12 programas enteros y 14 en punto flotante
  - Otros
    - HPC:LINPACK, SPEChpc96, Nas Parallel Benchmark
    - Servidores: SPECweb, SPECSFS(File servers), TPC-C
    - Graficos: SPECviewperf(OpenGL), SPECapc(aplicaciones 3D)
    - Winbench, EEMBC

Rendimiento

CINT2000 Result

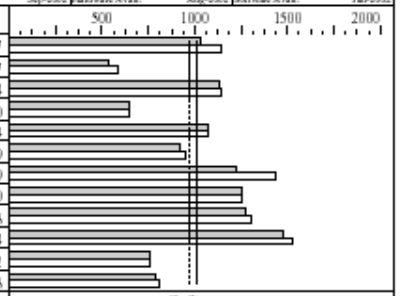
Copyright ©1999-2002, Standard Performance Evaluation Corporation

Dell
Precision WorkStation 340 (2.8 GHz P4)

SPECint2000 = 1010
SPECint_base2000 = 970

SPEC license #: 55 Tested by: Dell, Round Rock, TX Test date: Sep-2002 Hardware Avail: Aug-2002 Software Avail: Jun-2002

Benchmark	Reference Time	Base Runtime	Base Ratio	Runtime	Ratio
164.gzip	1400	136	1027	122	1147
175.vpr	1400	259	540	239	587
176.gcc	1100	96.7	1138	96.2	1144
181.mcf	1800	277	649	277	650
186.crafty	1000	93.5	1069	93.1	1074
197.parser	1800	195	923	190	949
252.eon	1300	106	1223	90.3	1439
253.perlbmk	1800	144	1251	144	1250
254.gap	1100	86.4	1274	84.1	1308
255.vortex	1900	129	1473	125	1524
256.bzip2	1500	199	754	197	762
300.twolf	3000	380	789	371	808



Hardware

CPU:	Intel Pentium 4 (533 MHz system bus)
CPU MHz:	2800
FPU:	Integrated
CPU(s) enabled:	1
CPU(s) orderable:	1
Parallel:	No
Primary Cache:	12K(I) micro-ops + 8KB(D) on chip
Secondary Cache:	512KB(I+D) on chip
L3 Cache:	N/A
Other Cache:	N/A
Memory:	2 x 256MB PC800-40 ECC RDRAM
Disk Subsystem:	1 x 10GB Maxtor 7.2K ATA/100
Other Hardware:	

Software

Operating System:	Windows XP Professional
Compiler:	Intel C++ Compiler 6.0 (020423Z) Microsoft Visual Studio .NET (7.0.9466) MicroQuill SmartHeap Library 6.01
File System:	NTFS
System State:	Default

Notes/Tuning Information

```
PORTABILITY FLAGS
  176.gcc:     -Dalloca=_alloca -F10000000
  186.crafty:  -DNT_i386
  253.perlbmk: -DSPEC_CPU2000_NTOS -DPERLDLL -MT
  254.gap:     -DSYS_HAS_CALLOC_PROTO -DSYS_HAS_MALLOC_PROTO
FEEDBACK-DIRECTED OPTIMIZATION
  PDO:         PASS1= -Qprof_gen  PASS2= -Qprof_use
BASE TUNING
  C:           -Qipo -QxW +PDO shlW32M.lib
  C++:         -QxW -GX -GR +PDO
PEAK TUNING
  164.gzip:    -Qipo -QxW -O3 +PDO
  175.vpr:     -Qipo -QxW -O3 +PDO
  176.gcc:     -Qipo -QxW -O3 +PDO
  181.mcf:     -Qipo -QxW -O3 +PDO shlW32M.lib
  186.crafty:  -Qipo -QxW -O3 +PDO
  197.parser:  -Qipo -QxW -O3 +PDO
  252.eon:     -Qipo -QxW -O3 +PDO
  253.perlbmk: -Qipo -QxW +PDO shlW32M.lib
  254.gap:     -Qipo -QaxW -O3 +PDO
```

Standard Performance Evaluation Corporation
info@spec.org
http://www.spec.org

CFP2000 Result

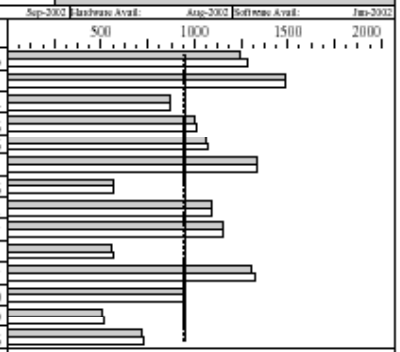
Copyright ©1999-2002, Standard Performance Evaluation Corporation

Dell
Precision WorkStation 340 (2.8 GHz P4)

SPECfp2000 = 947
SPECfp_base2000 = 938

SPEC license #: 55 Tested by: Dell, Round Rock, TX Test date: Sep-2002 Hardware Avail: Aug-2002 Software Avail: Jun-2002

Benchmark	Reference Time	Base Runtime	Base Ratio	Runtime	Ratio
168.wupwise	1600	129	1242	124	1288
171.swim	3100	209	1482	209	1483
172.mgrid	1800	206	874	206	874
173.applu	2100	210	1000	207	1016
177.mesa	1400	132	1063	130	1076
178.galgel	2900	217	1334	217	1333
179.art	2600	460	566	459	566
183.equake	1300	119	1092	119	1092
187.facerec	1900	164	1157	164	1157
188.ammp	2200	394	559	392	561
189.lucas	2000	154	1302	151	1327
191.fma3d	2100	221	951	221	950
200.sixtrack	1100	218	505	212	519
301.apsi	2600	361	721	358	726



Hardware

CPU:	Intel Pentium 4 (533 MHz system bus)
CPU MHz:	2800
FPU:	Integrated
CPU(s) enabled:	1
CPU(s) orderable:	1
Parallel:	No
Primary Cache:	12K(I) micro-ops + 8KB(D) on chip
Secondary Cache:	512KB(I+D) on chip
L3 Cache:	N/A
Other Cache:	N/A
Memory:	2 x 256MB PC800-40 ECC RDRAM
Disk Subsystem:	1 x 10GB Maxtor 7.2K ATA/100
Other Hardware:	

Software

Operating System:	Windows XP Professional
Compiler:	Intel C++ and Fortan Compiler 6.0 (020423Z) Microsoft Visual Studio .NET (7.0.9466) MicroQuill SmartHeap Library 6.01
File System:	NTFS
System State:	Default

Notes/Tuning Information

```
PORTABILITY
  178.galgel:   -FI -F32000000
FEEDBACK-DIRECTED OPTIMIZATION
  PDO:          PASS1= -Qprof_gen  PASS2= -Qprof_use
BASE TUNING
  C-F77-F90:    -Qipo -QxW -O3 +PDO
PEAK TUNING
  168.wupwise:  -Qipo -QxW +PDO
  171.swim:     -Qipo -QxW -O3 +PDO
  172.mgrid:    -Qipo -QaxW -O3 +PDO
  173.applu:    -Qipo -QxW -O3 -Qscalar_rep- +PDO
  177.mesa:     -Qipo -QxW -O3 -Oa +PDO
  178.galgel:   -Qipo -QxW -O3 +PDO
  179.art:      -Qipo -QxW -O3 -Oa +PDO
  183.equake:   -Qipo -QxW -O3 -Oa +PDO shlW32M.lib
  187.facerec:  -Qipo -QxW -O3 +PDO
  188.ammp:     -Qipo -QxW -O3 -Oa +PDO
```

Standard Performance Evaluation Corporation
info@spec.org
http://www.spec.org

Índice

1. Introducción. La asignatura
2. Perspectiva Histórica
3. Rendimiento, Coste y Potencia
4. Ley de Moore, Tendencias
5. Benchmarks
6. Ley de Ahmdal
7. Consumo

Un principio simple

- Un principio básico:
  - Hacer rápidas las funciones frecuentes
  - Gastar recursos donde se gasta el tiempo
- Ley de Amdahl:
  - El porcentaje de mejora en el rendimiento de un procesador viene limitado por el porcentaje del impacto global del elemento que se quiere modificar
    - Permite caracterizar este principio
    - Permite la evaluación del speedup que se obtendrá con una cierta mejora
    - Si la mejora solo acelera la ejecución de un fracción F de la tarea, el tiempo de ejecución del resto permanece sin modificación. Por tanto es muy importante el porcentaje de la tarea que es acelerada.
- Medidas de Mejora Aceleración o Speed-up y Eficiencia
  - Speedup(E) = TEj sin M / TEj con M
  - Eficiencia = Tiempo con N Procesadores /Tiempo con 1 procesador * N

Un principio simple

- La Ley Amdahl

$$TEj_{nuevo} = TEj_{antiguo} \times \left[(1 - Fraccion_{mejora}) + \frac{Fraccion_{mejora}}{Speedup_{mejora}} \right]$$

$$Speedup_{total} = \frac{TEj_{antiguo}}{TEj_{nuevo}} = \frac{1}{(1 - Fraccion_{mejora}) + \frac{Fraction_{mejora}}{Speedup_{mejora}}}$$

- Un ejemplo:
  - Se mejora la implementación de la operaciones PF
  - reduciendo su tiempo a la mitad.
  - El 10% de las instrucciones en mi programa son PF

$$TEj_{nuevo} = TEj_{antiguo} \times (0.9 + 0.1/2) = 0.95 \times TEj_{antiguo}$$

$$Speedup_{totall} = \frac{1}{\frac{0.9}{5}} = 1.053$$

Speedup de un 5%

Índice

1. Introducción. La asignatura
2. Perspectiva Histórica
3. Rendimiento, Coste y Potencia
4. Ley de Moore, Tendencias
5. Benchmarks
6. Ley de Ahmdal
7. Consumo

Por qué preocupación sobre disipación de potencia?

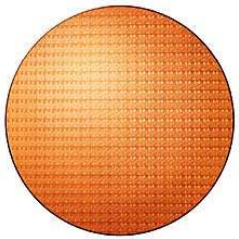
- Parámetros térmicos
  - Potencia disipada por el transistor es especialmente crítico con la temperatura
  - Instalación de un radiador o aleta refrigeradora
    - no sobrepasar valores máximos que destruyan el dispositivo
  - Potencia disminuye a medida que aumenta la temperatura
  - Coste, Empaquetamientos CI

- Consumo eléctrico
- Duración baterías

Disipación de potencia

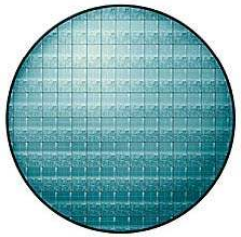
- Fuentes de consumo de potencia:
  - Unidades de procesamiento
  - Memorias
  - Interconexiones y Comunicaciones

SINGLE CORE



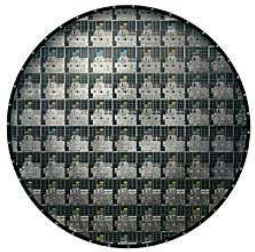
Wafer of Pentium® 4 processors

DUAL CORE



Wafer of Intel® Xeon™ processors

MULTI CORE



Wafer of Itanium® processors

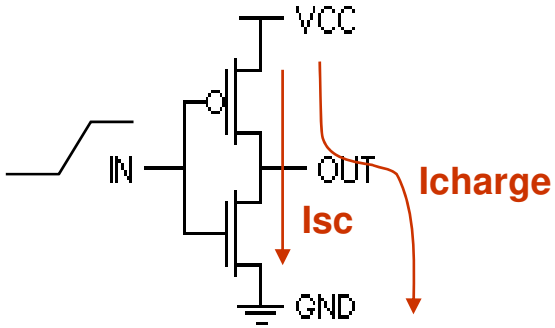
- Futuras tecnologías de fabricación de Intel
  - (65nm, 45nm y 32nm),
  - permitirán múltiples cores manteniendo el tamaño de “die” y el consumo dentro de los límites actuales, proporcionando mejoras de rendimiento

Consumo potencia: Fundamentos

- Potencia dinámica vs. Potencia estática vs. Potencia cortocircuito
  - "switching" power
  - "leakage" power
  - Potencia dinámica predomina, pero la potencia estática incremento importante
- Potencia estática:
  - En chip proporcional al nº de transistores
- Potencia dinámica:
  - debido a la carga de capacidades durante las transiciones 0→1 y 1→0.
  - En chip, potencia disipación proporcional área
- Potencia cortocircuito:
  - Debida a breve corriente de cortocircuito durante las transiciones.

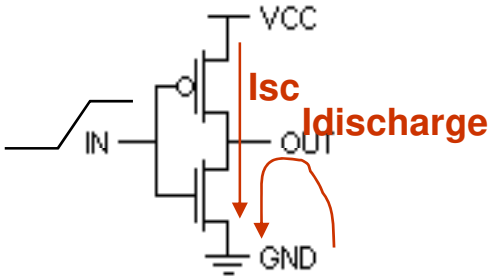
Potencia dinámica CMOS

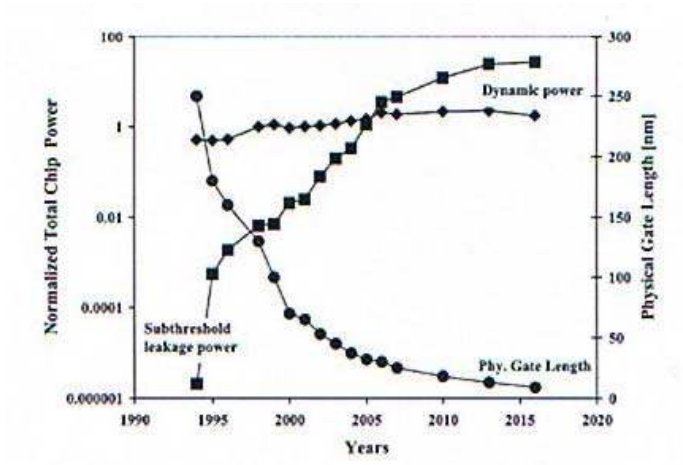
$$P_{dyn} \approx CV^2Af$$



Edisipada (E) ≈ C*VCC²

Pdisipada ≈ C*VCC²*f





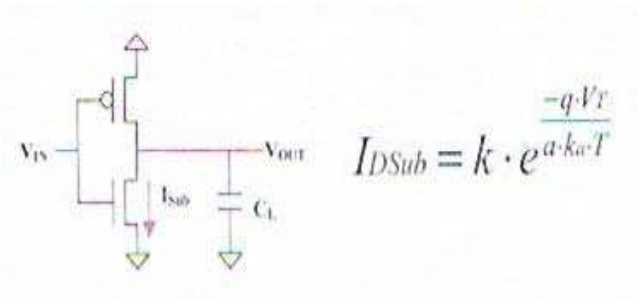
ITRS (International technology roadmap for semiconductor)

- Potencia corto circuito
  - Camino corriente directa entre
  - VCC y GND cuando ambos transistores
  - NMOS y PMOS estén conduciendo.

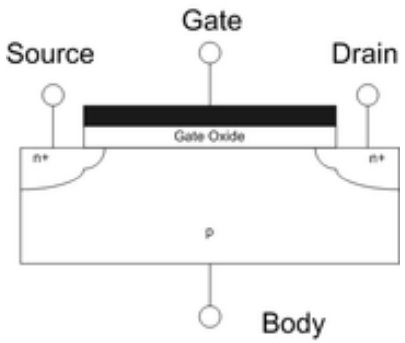
- CMOS
  - mejora todas características tecnológicas
- Desventaja:
  - aumenta capacidad entrada asociada a las puertas
- Aumento en el tiempo respuesta al cargar las salidas

Potencia estática

- Potencia estática:
  - Corrientes “leakage”
  - Presente siempre (aún inactivo)
  - Debida a la formación de diodos parasitarios en CMOS
  - Ps es el producto del voltaje de la fuente de alimentación por la corriente estática del circuito.
  - La corriente inversa de saturación de los diodos crece exponencialmente con el incremento de la temperatura y disminuye el voltaje umbral.
  - DSM (Deep Sub-Micron).(Mucha importancia diseños altas prestaciones).



$P_s \approx \sum I_{fugas}.Vcc$



Métricas

- Energía (julios/instrucción), MIPS/W ó SPEC/W, CV2
  - reduciendo el voltaje alimentación o capacidad (transistores de menor tamaño)(aumento retardo)
  - Reducción de la frecuencia
  - Formas no adecuadas de medir porque influyen en el rendimiento.
- Objetivo: buscar una métrica de consumo en base a un rendimiento dado.
  - Producto Retardo-Potencia (DP) (Julios) (DP= Tpropagación* Pdisipación)
  - Producto Energía-retardo (EDP). (MIPS2/W, Julio/SPEC ó SPEC2/W)(Aumentar el rendimiento o reducir energía)
  - Producto Energía-retardo2 (ED2P). (MIPS3/W ó SPEC3/W)(utilizando tecnología mas pequeña)
- Tener en cuenta las corrientes de leakage y el HW adicional a la hora de evaluar mejoras.

Bibliografía

- Capítulo 1 de [HePa06]
- Semiconductor Industry Association.
  - http://public.itrs.net
- Standard Performance Evaluation Corporation.
  - http://www.spec.org
- Transaction Processing Council.
  - http://www.tpc.org
- The Embedded Microprocessor Benchmark Consortium.
  - http://www.eembc.org
- Historia de la Informática y sus pioneros
  - Carlos A. Coello Coello